

mruby/c における仮想マシンのハードウェア化に関する研究

前田 洋征 田中 和明

九州工業大学大学院 情報工学府

1. はじめに

IoT 製品の登場に伴って、組込みシステム開発に必要な開発コストが拡大している。多機能化、高機能化が進む組込みシステムを開発するためには、より高度な技術力が必要になり多くの開発期間を要するようになってきている。そこで、組込みソフトウェア開発の効率を向上させるために、プログラミングがしやすく生産性が高い Ruby を組込み開発向けに軽量化した mruby や、さらに小さな組込みデバイス向けに mruby/c が開発された。mruby や mrruby/c は、Ruby の特徴を引き継いでおり短いコード行数でプログラムを作成でき可読性に優れているため、組込みソフトウェア開発を効率的に行うことができる。一方で、mruby は仮想マシンによる実行形式であるため、C 言語などの手続き型言語と比べ実行速度は遅くなってしまふ。

そこで本研究では、FPGA (Field Programmable Gate Array) を用いて mruby/c の仮想マシンにおいて大きなボトルネックとなっている動的なメモリ確保のハードウェア化を行った。さらに、仮想マシンにおける命令コードをデコードする処理のハードウェア化を行った。

2. mruby/c

mruby は、Web アプリケーション開発で広く利用されている Ruby を軽量化し実行時により少ないメモリ上での動作を可能としたオブジェクト指向型スクリプト言語である。mruby/c は、mruby から更に軽量化し、より少ないメモリで実行できるようにしたものである。小さなデバイスを用いた IoT アプリケーション開発などでの利用を想定している。mruby/c ではインタプリタ方式である Ruby とは異なり、コンパイル方式を採用し専用の仮想マシンによって実行される仕組みになっている。

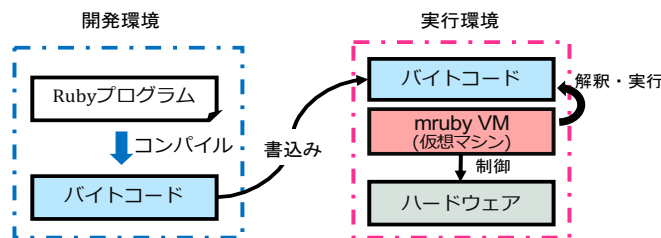


図1 mruby/c の実行

Ruby をコンパイルし生成されたバイトコードは、mruby/c の仮想マシンによって解釈・実行することでプログラムが動作する仕組みになっている。

3. mruby/c 仮想マシンのハードウェア化

本研究では、Intel 製 FPGA を搭載した DE0-Nano ボードとソフトウェア・プロセッサである Nios II システムを用いて mruby/c 仮想マシンにおける処理のハードウェア化を行った。

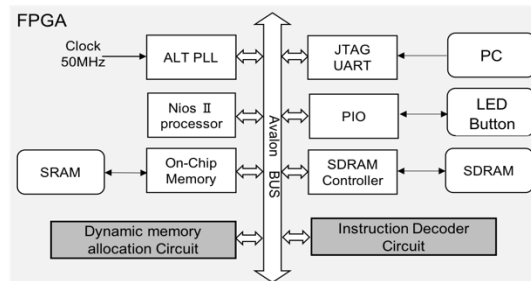


図2 システム構成

本システムでは、ソフト・プロセッサである NiosII とメモリ制御回路などの周辺回路に加えて、動的なメモリ確保を実現する独自回路とバイトコードのデコードを実現する独自回路を実装した。mruby/c 実行時の動的なメモリ確保と命令デコードは、この2つの独自回路によって行われる。これらハードウェアと連携することで、従来のソフトウェアのみの処理よりも高速な実行を可能にした。